

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   8 月 2 2 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 2 9 8 8 5 7  
Application Number:  
[ST. 10/C] :            [ J P 2 0 0 3 - 2 9 8 8 5 7 ]

REC'D 10 SEP 2004

WIPO

PCT

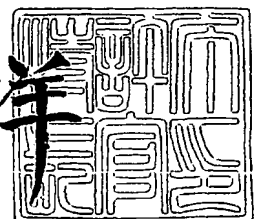
出 願 人            松下電器産業株式会社  
Applicant(s):

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   8 月 2 7 日

特許庁長官  
Commissioner,  
Japan Patent Office

小 川 洋



【書類名】 特許願  
【整理番号】 2903150283  
【提出日】 平成15年 8月22日  
【あて先】 特許庁長官殿  
【国際特許分類】 H03C 3/09  
【発明者】  
    【住所又は居所】 神奈川県横浜市港北区綱島東四丁目 3 番 1 号 パナソニックモバイルコミュニケーションズ株式会社内  
    【氏名】 平野 俊介  
【発明者】  
    【住所又は居所】 神奈川県横浜市港北区綱島東四丁目 3 番 1 号 パナソニックモバイルコミュニケーションズ株式会社内  
    【氏名】 越智 健敏  
【特許出願人】  
    【識別番号】 000005821  
    【氏名又は名称】 松下電器産業株式会社  
【代理人】  
    【識別番号】 100105647  
    【弁理士】  
    【氏名又は名称】 小栗 昌平  
    【電話番号】 03-5561-3990  
【選任した代理人】  
    【識別番号】 100105474  
    【弁理士】  
    【氏名又は名称】 本多 弘徳  
    【電話番号】 03-5561-3990  
【選任した代理人】  
    【識別番号】 100108589  
    【弁理士】  
    【氏名又は名称】 市川 利光  
    【電話番号】 03-5561-3990  
【選任した代理人】  
    【識別番号】 100115107  
    【弁理士】  
    【氏名又は名称】 高松 猛  
    【電話番号】 03-5561-3990  
【選任した代理人】  
    【識別番号】 100090343  
    【弁理士】  
    【氏名又は名称】 栗宇 百合子  
    【電話番号】 03-5561-3990  
【手数料の表示】  
    【予納台帳番号】 092740  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 0002926

**【書類名】特許請求の範囲****【請求項 1】**

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部と、

入力された変調データに基づき、前記電圧制御発振器に第 1 の変調信号を入力して変調をかける第 1 の変調入力部と、

前記変調データに基づき、前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 の変調信号を入力する第 2 の変調入力部と、  
を備え、

前記電圧制御発振器は、前記第 1 の変調信号が入力される第 1 の制御端子と、前記第 2 の変調信号に基づいた信号が入力される第 2 の制御端子を有する広帯域変調 PLL。

**【請求項 2】**

請求項 1 記載の広帯域変調 PLL であって、

変調度調整時に前記第 1 の変調入力部および前記第 2 の変調入力部には第 1 のキャリアブレーション用データおよび第 2 のキャリアブレーション用データがそれぞれ入力され、

前記第 1 のキャリアブレーション用データと、前記第 2 のキャリアブレーション用データが入力された場合の、前記電圧制御発振器からの出力に基づいた信号を比較して、前記第 1 の変調入力部の変調度が調整されるものである、広帯域変調 PLL。

**【請求項 3】**

請求項 1 または 2 記載の広帯域変調 PLL であって、

前記第 1 のキャリアブレーション用データは PLL 帯域外の正弦波信号であり、前記第 2 のキャリアブレーション用データは PLL 帯域内の正弦波信号である広帯域変調 PLL。

**【請求項 4】**

請求項 1 ないし 3 のいずれか一項記載の広帯域変調 PLL であって、

前記第 1 のキャリアブレーション用データと、前記第 2 のキャリアブレーション用データとの最大周波数偏移が同じである広帯域変調 PLL。

**【請求項 5】**

請求項 4 記載の広帯域変調 PLL であって、

前記第 1 のキャリアブレーション用データが入力された場合と前記第 2 のキャリアブレーション用データが入力された場合との前記電圧制御発振器の出力に基づいた信号の最大周波数偏移の差に基づいて、前記第 1 の変調入力部の変調度が調整されるものである広帯域変調 PLL。

**【請求項 6】**

請求項 1 ないし 5 のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する広帯域変調 PLL。

**【請求項 7】**

請求項 1 ないし 5 のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトデジタルシンセサイザを有する広帯域変調 PLL。

**【請求項 8】**

請求項 7 記載の広帯域変調 PLL であって、

前記分周器は、縦続接続された複数の分周比固定の分周器を有する広帯域変調 PLL。

**【請求項 9】**

請求項 1 ないし 8 のいずれか一項記載の広帯域変調 PLL を備えた無線端末装置。

**【請求項 10】**

請求項 1 ないし 8 のいずれか一項記載の広帯域変調 PLL と、

前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、

前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備える広帯域変調 PLL の変調度調整システム。

【請求項 11】

請求項 1 ないし 8 のいずれか一項記載の広帯域変調 PLL と、  
入力された振幅変調データに基づいてエンベロープ信号を生成するエンベロープ信号生成部と、

前記広帯域変調 PLL の前記電圧制御発振器の出力と、前記エンベロープ信号生成部との出力信号に基づいて送信出力信号を生成するポラー変調器と、  
を備えるポラー変調システム。

【請求項 12】

請求項 11 記載のポラー変調システムと、

前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、

前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備えるポラー変調システムの変調度調整システム。

【請求項 13】

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を備えた広帯域変調 PLL の変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データを入力するステップと、

前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データを入力するステップと、

前記第 1 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、

前記第 2 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調するステップと、

前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、  
を備えた広帯域変調 PLL の変調度調整方法。

【請求項 14】

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を有する広帯域変調 PLL を備えたポラー変調システムの変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データに基づいた第 1 の変調信号を入力するステップと、

前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データに基づいた第 2 の変調信号を入力するステップと、

ポラー変調器にて、前記 PLL 部の前記電圧制御発振器の出力信号と、振幅変調データに基づいた振幅変調信号とを合成するステップと、

前記第 1 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、

前記第 2 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調するステップと、

前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の変調度を調整するステップと、  
を備えた広帯域変調 PLL の変調度調整方法。

## 【書類名】明細書

## 【発明の名称】広帯域変調 PLL およびその変調度調整方法

## 【技術分野】

## 【0001】

本発明は、PLL の帯域幅よりも広い帯域幅を持つ変調信号で変調された RF (Radio Frequency) 変調信号を生成し出力可能な広帯域変調 PLL およびその変調度調整方法に関するものである。

## 【背景技術】

## 【0002】

一般に PLL (Phase Locked Loop) 変調回路には、低コスト、低消費電力、良好なノイズ特性と変調精度が求められる。PLL で変調をかける場合、変調精度を良くするためには変調信号の周波数帯域 (変調帯域) 幅よりも PLL の周波数帯域 (PLL 帯域) 幅を広くすることが望ましい。

## 【0003】

しかしながら、PLL 帯域幅を広くすると、ノイズ特性の劣化を招く。そこで、PLL 帯域幅を変調帯域幅よりも狭く設定し、PLL 帯域内の変調と PLL 帯域外の変調を異なる 2 箇所で行う 2 点変調という技術が考案された (例えば、特許文献 1 参照)。

## 【0004】

図 8 は、従来の広帯域変調 PLL を示す概略構成図である。図 8 に示すように、従来の広帯域変調 PLL は、制御電圧端子 ( $V_t$ ) の電圧に応じて発振周波数が変化する電圧制御発振器 (以下、VCO) 1 と、VCO 1 から出力される RF 変調信号の周波数を分周する分周器 2 と、分周器 2 の出力信号と基準信号の位相を比較し位相差に応じた信号を出力する位相比較器 3 と、位相比較器の出力信号を平均化するループフィルタ 4 とを含む PLL に、変調データに基づいて変調信号を出力する変調感度テーブル 7 と、制御部 6 からのゲイン制御信号に応じてゲインを調整しつつ変調感度テーブル 7 の出力信号をアナログ電圧に変換する D/A 変換器 10 と、変調感度テーブル 7 からの出力信号にチャンネル選択情報を加算した信号をデルタシグマ変調をかけ分周比として分周器 2 へ出力するデルタシグマ変調器 9 と、 $V_t$  の電圧値をデジタル値に変換して制御部 6 に出力する A/D 変換器 11 とを備えている。

## 【0005】

図 9 は、広帯域変調 PLL の動作説明のための周波数特性を示す図である。ここで、PLL の伝達関数を  $H(s)$  (但し、 $s = j\omega$ ) とする。 $H(s)$  は図 9 に示すような低域通過特性をもつ。分周器 2 に設定する分周比に加えられた変調信号には、伝達関数  $H(s)$  の低域通過フィルタがかけられる。一方、VCO 1 の制御電圧端子 ( $V_t$ ) に加えられた変調信号には、図 9 に示すような伝達関数  $1 - H(s)$  の高域通過フィルタがかけられる。

## 【0006】

これら 2 つの変調成分は VCO 1 の制御電圧端子で加算されるため、変調信号には等価的に図 9 の破線で示したフラットな特性がかけられて VCO 1 に与えられることになる。その結果、VCO 1 からは、PLL 帯域外まで及ぶ、広帯域な RF 変調信号が出力することが可能となる。

## 【0007】

ところで、VCO 1 の制御電圧端子へ入力する変調信号の振幅は、VCO 1 から出力される RF 変調信号の周波数偏移に変換される。その変換利得は変調感度と呼ばれ、一般的にその単位は  $[Hz/V]$  である。

## 【0008】

D/A 変換器 10 から出力される信号の振幅は VCO 1 の変調感度と整合が取れている必要がある。それは、これらの整合が取れていないと、図 10 に示すように伝達関数  $1 - H(s)$  にズレ量 (ここでは  $a$  倍) が掛けられることになり、破線で示す  $H(s)$  との合成特性は周波数に対してフラットでなくなってしまう。これは変調精度を劣化させる要因となる。

## 【0009】

図11は一般的なVCOの制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図である。変調感度は、この電圧-周波数特性のカーブの傾きで表される。図11に示すように、VCOの発振周波数によって変調感度が異なるので、異なるVCOの発振周波数で同じ周波数偏移変調信号を得るためには、VCOの制御電圧端子に入力する変調信号の振幅はVCOの発振周波数に応じて変化させる必要がある。

## 【0010】

図12は一般的なVCOの発振周波数に対する変調感度の特性を示した図である。同図より、発振周波数によって変調感度が変化することがわかる。

## 【0011】

ここで、VCOの発振周波数によって変調感度が異なることに起因して、制御電圧を変化させる必要がある場合の一例を説明する。VCO1の周波数2GHzにおける変調感度が100MHz/Vで、変調信号の最大周波数偏移が5MHzであると仮定する。この場合、Vtには最大振幅500mVの信号を入力する必要がある。ところがVCO1の周波数が2.1GHzの時に変調感度が80MHz/Vになったとする。この場合、Vtには最大振幅62.5mVの信号を入力する必要がある。つまり、VCO1の周波数によってD/A変換器10の出力信号振幅を変化させる必要がでてくる。

## 【0012】

なお、分周器2に設定する分周比に含まれる変調成分に対しての変調感度は基準信号の周波数になり、VCO1の周波数に対して変化しない。たとえば、VCO1の周波数が2GHzで、基準信号の周波数が1MHz、変調信号の最大周波数偏移が5MHzであると仮定した場合を例にとって説明する。この場合、最大の分周比の変化幅は5となる。したがって、この計算にVCO1の周波数は無関係である。

## 【0013】

図8の場合は、周波数に対する変調感度の特性を変調感度テーブル7として持ち、チャネル周波数が変わった際に制御電圧の変動分を計算することにより変調感度の補正を行い、D/A変換器のゲインを調整している。

## 【0014】

ここで、図13はVCOの原理図の一例である。VCO1は、インダクタLと、コンデンサC、制御電圧Vtの電圧値によって容量が変化する可変容量ダイオードCv、能動素子100で構成され、発振周波数f<sub>vco</sub>は数1で決まる。

## 【数1】

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C+C_v)}}$$

## 【0015】

このようなVCOをLSIに集積化する場合、インダクタL、コンデンサC、可変容量ダイオードCv等の素子の値が製造ばらつきにより変化する。これによりVCOの発振周波数に対する変調感度の特性はそれぞれのLSIで異なるものとなる。

## 【0016】

しかしながら、上記従来の広帯域変調PLLにあっては、これらのばらつきに起因するLSIごとの変調感度の特性に対して変調感度テーブルを準備する必要がある。すなわち、周波数に対する変調感度のテーブルをLSIごと別個に測定し、メモリ等へ書き込み保持する必要がある。

## 【0017】

この変調感度テーブルを準備するためには、使用する全てのチャネルの周波数に対する変調感度を測定する必要がある、それにはPLLの周波数切換を測定ポイントの数だけ行

うこととなる。したがって、非常に時間がかかり、製造コストを増大させるばかりでなく、メモリ量も多く、LSIのコストも増大させるという事情があった。

【特許文献1】米国特許6, 211, 747号明細書

【発明の開示】

【発明が解決しようとする課題】

【0018】

本発明は、従来の問題を解決するためになされたもので、良好な変調精度を有する広帯域変調PLLを、低コストで提供することを目的とする。

【課題を解決するための手段】

【0019】

本発明の広帯域変調PLLは、

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含むPLL部と、

入力された変調データに基づき、前記電圧制御発振器に第1の変調信号を入力して変調をかける第1の変調入力部と、

前記変調データに基づき、前記PLL部の前記電圧制御発振器とは異なる位置に第2の変調信号を入力する第2の変調入力部と、  
を備え、

前記電圧制御発振器は、前記第1の変調信号が入力される第1の制御端子と、前記第2の変調信号に基づいた信号が入力される第2の制御端子を有する。

【0020】

この構成により、変調精度が良好な広帯域変調PLLを簡易に提供することができる。

【0021】

また、本発明の広帯域変調PLLは、変調度調整時に前記第1の変調入力部および前記第2の変調入力部には第1のキャリブレーション用データおよび第2のキャリブレーション用データがそれぞれ入力され、

前記第1のキャリブレーション用データと、前記第2のキャリブレーション用データが入力された場合の、前記電圧制御発振器からの出力に基づいた信号を比較して、前記第1の変調入力部の変調度が調整されるものである。

【0022】

この構成により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

【0023】

さらに、本発明の広帯域変調PLLは、前記第1のキャリブレーション用データはPLL帯域外の正弦波信号であり、前記第2のキャリブレーション用データはPLL帯域内の正弦波信号である。

【0024】

この構成により、PLL帯域内とPLL帯域外の広帯域にわたって変調を行う場合の、二点変調による利得差に起因する変調精度の劣化を防ぐことができる。

【0025】

また、本発明の広帯域変調PLLは、前記第1のキャリブレーション用データと、前記第2のキャリブレーション用データとの最大周波数偏移が同じである。

【0026】

また、本発明の広帯域変調PLLは、前記第1のキャリブレーション用データが入力された場合と前記第2のキャリブレーション用データが入力された場合との前記電圧制御発振器の出力に基づいた信号の最大周波数偏移の差に基づいて、前記第1の変調入力部の変調度が調整されるものである。

【0027】

この構成により、変調度の調整を簡易に行うことができる。

【0028】

さらに、本発明の広帯域変調 PLL は、前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する。

【0029】

この構成により、分周比と電圧制御発振器の 2 点に変調をかける場合において、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

【0030】

また、本発明の広帯域変調 PLL は、前記第 2 の変調部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトデジタルシンセサイザを有する。

【0031】

この構成により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

【0032】

また、本発明の広帯域変調 PLL は、前記分周器は、縦続接続された複数の分周比固定の分周器を有する。

【0033】

この構成により、消費電力が少なく、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができる。

【0034】

また、本発明は、前記広帯域変調 PLL を備えた無線端末装置を提供する。

【0035】

この構成により、良好な変調精度を安価で提供することができる。

【0036】

本発明の広帯域変調 PLL の変調システムは、  
前記広帯域変調 PLL と、  
前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、  
前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の変調入力部に変調度調整信号を出力する変調度調整手段と、  
を備える。

【0037】

この構成により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

【0038】

本発明のポラー変調システムは、  
前記広帯域変調 PLL と、  
入力された振幅変調データに基づいてエンベロープ信号を生成するエンベロープ信号生成部と、

前記広帯域変調 PLL の前記電圧制御発振器の出力と、前記エンベロープ信号生成部との出力信号に基づいて送信出力信号を生成するポラー変調器と、  
を備える。

【0039】

この構成により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、また、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。



## 【0040】

本発明のポラー変調システムの変調度調整システムは、  
前記ポラー変調システムと、  
前記広帯域変調 PLL の電圧制御発振器の出力を復調する復調器と、  
前記復調器の出力に基づいて変調度を調整して前記広帯域変調 PLL の第 1 の変調入力部に  
変調度調整信号を出力する変調度調整手段と、  
を備える。

## 【0041】

この構成により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、  
また、VCO の周波数を変えながらキャリブレーションする必要があるないので、  
短時間でキャリブレーションが終了させることができる。

## 【0042】

本発明の広帯域変調 PLL の変調度調整方法は、  
電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に  
接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を  
備えた広帯域変調 PLL の変調度調整方法であって、  
前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データを入力するステップと、  
前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データを入力する  
ステップと、  
前記第 1 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調する  
ステップと、  
前記第 2 のキャリブレーション用データが入力されたときの前記電圧制御発振器の出力を復調する  
ステップと、  
前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の  
変調度を調整するステップと、  
を備える。

## 【0043】

この方法により、小型および低コストな変調精度が良好な広帯域変調 PLL を提供することができ、  
また、VCO の周波数を変えながらキャリブレーションする必要があるないので、  
短時間でキャリブレーションが終了させることができる。

## 【0044】

また、本発明のポラー変調システムの変調度調整方法は、  
電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の後段に  
接続された位相比較器と、前記位相比較器の出力を平均化するループフィルタとを含む PLL 部を  
有する広帯域変調 PLL を備えたポラー変調システムの変調度調整方法であって、  
前記電圧制御発振器の第 1 の制御端子に第 1 のキャリブレーション用データに基づいた第 1 の  
変調信号を入力するステップと、  
前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 のキャリブレーション用データに基づいた  
第 2 の変調信号を入力するステップと、  
ポラー変調器にて、前記 PLL 部の前記電圧制御発振器の出力信号と、振幅変調データに基づいた  
振幅変調信号とを合成するステップと、  
前記第 1 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調する  
ステップと、  
前記第 2 のキャリブレーション用データが入力されたときの前記ポラー変調器の出力を復調する  
ステップと、  
前記復調された信号に基づいて、前記電圧制御発振器の第 1 の制御端子に入力される変調信号の  
変調度を調整するステップと、  
を備える。

## 【0045】

この方法により、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができ、また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了させることができる。

## 【発明の効果】

## 【0046】

本発明によれば、良好な変調精度を有する広帯域変調PLLを、低コストで提供することができる。

## 【発明を実施するための最良の形態】

## 【0047】

## (第1の実施形態)

図1は、第1の実施形態を説明するための広帯域変調PLLを示す概略構成図である。図1において、第1の実施形態に係る広帯域変調PLLは、PLL用(入力電圧 $V_t$ )と変調信号入力用(入力電圧 $V_m$ )の2つの制御電圧端子を有し、それぞれの入力電圧に応じて発振周波数が増加する電圧制御発振器(以下、VCO)21と、VCO21の出力信号を分周する分周器22と、基準信号の位相と分周器22の出力信号の位相とを比較して位相差に応じた信号を出力する位相比較器23と、位相比較器23の出力信号を平滑化して制御電圧 $V_t$ を出力するループフィルタ24とを有するPLL部を備える。

## 【0048】

さらに、第1の実施形態に係る広帯域変調PLLは、位相変調データを生成する変調信号生成部25と、キャリブレーション用データを生成するキャリブレーション用データ生成部26と、入力されたキャリブレーション用データと位相変調データとのいずれか一方を選択するセレクタ27、28と、セレクタ27の出力信号とキャリア周波数データとを合成して分周比を生成する分周比生成部29と、セレクタ28の出力信号と変調度調整信号とに基づいてVCO21の制御電圧 $V_m$ を生成して出力する制御信号生成部30と、VCO21が出力するRF変調信号を復調する復調器31と、復調器31の出力に基づいて変調度調整信号を生成して制御信号生成部30へ出力する変調度調整手段32とを備える。

## 【0049】

ここで、キャリブレーション用データ生成部26は、二種類のキャリブレーション用データ $f_{c1}$ 、 $f_{c2}$ を出力する。図1では、キャリブレーション用データ $f_{c1}$ はセレクタ27に、キャリブレーション用データ $f_{c2}$ はセレクタ28にそれぞれ入力されている。

## 【0050】

ここで、キャリア周波数データおよび基準信号は図示しない制御部から出力される。なお、これらのデータおよび信号は、個別の制御部により出力されてもよいし、広帯域変調PLLを制御するための1つの制御部により出力されてもよい。さらに、このような広帯域変調PLLを、移動端末装置や無線基地局等の無線通信装置等に適用する場合、このような無線通信装置等の動作を制御する制御部によって、これらの制御信号およびデータが出力されてもよい。

## 【0051】

図2は第1の実施形態に係る広帯域変調PLLのVCOの原理図である。VCO21は、インダクタ $L$ と、コンデンサ $C$ と、可変容量ダイオード $C_{v1}$ と、可変容量ダイオード $C_{v2}$ と、能動素子100とを備え、発振周波数 $f_{vco}$ は数2で決まる。

## 【数2】

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C + C_{v1} + C_{v2})}}$$

## 【0052】

ここで、本実施形態では、VCO21の周波数は電圧 $V_t$ の制御により $C_{v1}$ の容量値を変えてコントロールする。これにより、VCO21の周波数によらず $V_m$ のバイアス電位を固定にできるので、 $V_t$ の変化によるVCO21の変調感度をほぼ一定にすることができる。

## 【0053】

次に図3を用いて、制御信号生成部30について説明する。図3は、第1の実施形態に係る広帯域変調PLLの制御信号生成部の一例を示す概略構成図である。図3に示すように、制御信号生成部30は、微分器200と、増幅器201と、可変利得増幅器202と、D/A変換器203とを備え、VCO21に対する制御信号を生成する。

## 【0054】

変調信号生成部25から出力された位相変調データまたはキャリブレーション用データ生成部26から出力されたキャリブレーション用データ $f_{c2}$ は、微分器200を介して増幅器201に入力される。ここで、増幅器201の利得は $1/K_m$ であり、 $K_m$ はVCO21の制御電圧 $V_m$ に対する変調感度である。増幅器201によって、位相変調データまたはキャリブレーション用データ $f_{c2}$ が電圧の次元に変換される。

## 【0055】

増幅器201の出力信号は変調度調整手段32から出力された変調度調整信号に基づいて利得が制御される可変利得増幅器202に入力されて、変調度が調整される。可変利得増幅器202の出力信号はD/A変換器203でアナログ信号に変換され、VCO21の制御信号として出力される。なお、このPLLで周波数変調をかけたい場合は微分器200を削除すればよい。また、D/A変換器の位置は必ずしもこの位置でなくともよい。デジタルとアナログの境界がどこにあってもよい。

## 【0056】

図4は、第1の実施形態に係る広帯域変調PLLの分周比生成部の一例を示す概略構成図である。図4に示すように、分周比生成部29は、微分器300と、増幅器301と、加算器302と、デルタシグマ変調器303とを備え、分周器22に対する分周比を生成する。

## 【0057】

変調信号生成部25から出力された位相変調データまたはキャリブレーション用データ生成部26から出力されたキャリブレーション用データ $f_{c1}$ は、微分器300を介して増幅器301に入力される。ここで、増幅器301の利得は $1/f_{ref}$ であり、 $f_{ref}$ は基準信号の周波数である。増幅器301によって、分周比の次元に変換される。

## 【0058】

増幅器301の出力信号は、加算器302にて、キャリア周波数データを加えられた後、デルタシグマ変調器303に入力される。デルタシグマ変調器303は、加算器302の出力信号をデルタシグマ変調し、分周器22の分周比として出力する。なお、このPLLで周波数変調をかけたい場合は微分器300を削除すればよい。

## 【0059】

次に、本実施形態に係る広帯域変調PLLにおける変調度の調整方法について説明する。まず、分周比生成部29は、キャリア周波数データのみに従い分周比を生成し、PLL部をキャリア周波数データに応じた周波数にロックさせる。このPLL部がキャリア周波数データに応じた周波数にロックしたら、キャリブレーション用データ生成部26は、キャリブレーション用データとして、PLL帯域内の周波数 $f_{c1}$ (図10参照)の正弦波を出力する。

## 【0060】

キャリブレーション用データ生成部26で出力されたキャリブレーション用データ $f_{c1}$ はセレクタ27を介して、分周比生成部29に入力され、分周比生成部29は分周比を生成して分周比に変調をかける。これにより、VCO21は $f_{c1}$ の周波数で変調されたRF変調信号を出力する。

## 【0061】

復調器31は、VCO21の出力信号を復調し、 $f_{c1}$ の周波数の正弦波を出力する。そして、変調度調整手段32は、この正弦波の振幅値を読み取り、保持する。

## 【0062】

次に、キャリブレーション用データ生成部26は、キャリブレーション用データとして、PLL帯域外の周波数 $f_{c2}$ (図10参照)の正弦波を出力する。キャリブレーション用データ生成部26で出力されたキャリブレーション用データ、 $f_{c2}$ はセレクタ28を介して制御信号生成部30に入力され、制御信号生成部30はVCO21の制御信号 $V_m$ を生成してVCO21に変調をかける。これにより、VCO21は $f_{c2}$ の周波数で変調されたRF変調信号を出力する。

## 【0063】

復調器31は、VCO21の出力信号を復調し、 $f_{c2}$ の周波数の正弦波を出力する。そして、変調度調整手段32は、復調器31から出力された正弦波の振幅値を変調度調整手段32は読み取り、保持してある $f_{c1}$ 復調出力の振幅値と比較する。

## 【0064】

ここで、キャリブレーション用データ生成部26は、キャリブレーション用データを、 $f_{c1}$ と $f_{c2}$ との最大周波数偏移が同じとなるように設定する。前述したように、分周比の最大変化幅と基準信号の比較周波数の積は、出力信号の最大周波数偏移となるので、VCO21の制御電圧 $V_t$ に対する変調感度が仮にばらついていても、VCOの出力の振幅はばらつくことはない。

## 【0065】

一方、キャリブレーション用データ $f_{c2}$ に基づいて、制御信号生成部30が生成する制御信号対しては、VCO21の制御電圧 $V_m$ に対する変調感度 $K_m$ に依存するものである。したがって、VCO21の制御電圧 $V_m$ に対する変調感度 $K_m$ がばらついた場合、このばらついた分だけ振幅がばらつくことになる。すなわち、VCO21が2つの制御端子を備え、そのうちの一つをVCOに対する変調入力用とすることで、変調度の調整が簡易となる。

## 【0066】

したがって、VCO21の出力を復調した信号の振幅を比較することにより、 $K_m$ のばらつきに起因する、PLL帯域内の変調(分周比変調)とPLL帯域外の変調(VCO変調)との利得差を求めることが可能となる。

## 【0067】

図5は第1の実施形態に係る広帯域変調PLLの復調器の出力波形を示す図である。例えば、 $V_m$ の変調感度が大きくなる方向にVCO21を構成する素子の値がばらついた場合、図5に示すように $f_{c2}$ の復調出力の振幅値は $f_{c1}$ の復調出力の振幅値より大きくなる。この振幅値の差を $V_e$ とすると、変調度調整手段32は、この振幅値の差 $V_e$ がゼロになるように、可変利得増幅器202の利得を調整する変調度調整信号を算出し、その値を保持する。これによりPLL帯域内の変調信号に対する変調度と、PLL帯域外の変調信号に対する変調度がそろうため、変調信号に対する周波数特性は図9の破線のようにフラットとなる。

## 【0068】

このような本発明の第1の実施形態の広帯域変調PLLによれば、VCOの変調感度にばらつきが生じた場合、変調度の調整にはデータを1つ保持すれば良いだけなので、メモリ量は極めて小さくすることが可能であるため、小型および低コストな変調精度が良好な広帯域変調PLLを提供することができる。また、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、キャリブレーションによる製造コストの増加は小さくすることができ。また、VCOの出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

## 【0069】

なお、復調器 31、変調度調整手段 32 を集積化せずに、別途復調器および変調度調整手段を設ける、または測定器等を用いて、広帯域変調 PLL や、広帯域変調 PLL を備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器 31、変調度調整手段 32 の分だけ LSI チップ上の面積が縮小できるので、LSI の低コスト化が図れる。また、キャリブレーション動作の説明で周波数変調をかける例を示したが、位相変調にも適用可能である。また、キャリブレーション用信号は正弦波に限るものではない。

#### 【0070】

また、キャリブレーション用データの周波数  $f_{c1}$  および  $f_{c2}$  は、これらの入力に対する広帯域変調 PLL の利得が互いに影響を及ぼさないような周波数が好ましい。例えば、図 10 に示す  $f_{c1}$  および  $f_{c2}$  のように、 $f_{c1}$  は PLL 帯域外変調の利得が十分に低くなるような周波数、 $f_{c2}$  は PLL 帯域内変調による利得が十分に低くなるような周波数である。

#### 【0071】

(第 2 の実施形態)

図 6 は、本発明の第 2 の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。第 1 の実施形態で説明した図 1 と重複する部分には同一の符号を付す。

#### 【0072】

図 6 において、第 2 の実施形態に係る広帯域変調 PLL は、ダイレクトデジタルシンセサイザ (Direct Digital Synthesizer、以下 DDS) 35 を備え、位相変調を行う箇所が、DDS 35 と VCO 21 の 2 ヶ所であることが第 1 の実施形態とは異なる。

#### 【0073】

DDS 35 は数値演算の結果を、内蔵する D/A 変換回路等を通して直接出力するものであり、図 6 に示すように、キャリア周波数データと位相変調データに基づいて数値計算を行い、キャリア信号および変調信号を出力することができる。DDS 35 での変調は第 1 の実施形態の分周比変調と同等であるため、キャリブレーションは第 1 の実施形態と同様の方法で求めることができる。

#### 【0074】

ここで、DDS 35 の出力は数値演算で直接波形を生成する、すなわち周波数を変化させることもできるので、広帯域変調 PLL に設けられる分周器 22 として、分周比固定の固定分周器を適用することができる。固定分周器は、複数の分周器を縦続接続して構成することができ、さらに後段にいくほど動作周波数が下がるので、消費電力を少なくすることができる。特に、分周比を 2 のべき乗に設定すれば、複数の 2 分周器を従属接続して構成すれば良いので更に消費電力を少なくすることができる。

#### 【0075】

勿論、分周器 22 を可変分周器としても良い。この場合、DDS 35 で周波数を変えるために分解能を小さくする必要がなくなるため、DDS 35 の回路を簡素化することができる。

#### 【0076】

このような本発明の第 2 の実施形態の広帯域変調 PLL によれば、VCO の変調感度にばらつきが生じた場合、変調度の調整にはデータを 1 つ保持すれば良いだけなので、メモリ量は極めて小さくすることが可能になるため、小型化および低コスト化を図ることができる。

#### 【0077】

更に、VCO の周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、製造コストの増加は小さくすることができる。また、VCO の出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

#### 【0078】

なお、復調器 31、変調度調整手段 32 を集積化せずに、別途復調器および変調度調整

手段を設ける、または測定器等を用いて、広帯域変調PLLや、広帯域変調PLLを備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器31、変調度調整手段32の分だけLSIチップ上の面積が縮小できるので、LSIの低コスト化を図ることができる。

**【0079】****(第3の実施形態)**

図7は、本発明の第3の実施形態を説明するためのポラー変調システムを示す概略構成図である。第1の実施形態で説明した図1と重複する部分には同一の符号を付す。図7に示すように、第3の実施形態に係るポラー変調システムは、第1の実施形態で説明した広帯域変調PLLに加え、エンベロープ信号生成部33と、ポラー変調器34とを更に備える。

**【0080】**

ここで、変調信号生成部25は、例えばHPSK (Hybrid Phase Shift Keying) のように、位相の他にエンベロープも変調されている変調信号を生成し、位相変調データと振幅変調データに分離してそれぞれを出力する。エンベロープ信号生成部33は、変調信号生成部25から入力されたデジタルの振幅変調データをアナログのエンベロープ信号に変換する。ポラー変調器34は、極座標平面上でVCO21が出力するRF変調信号と、エンベロープ信号生成部33が出力するエンベロープ信号とを合成して送信出力信号を生成して出力する。

**【0081】**

なお、キャリブレーション動作は実施の形態1と同様であるが、復調器31は、ポラー変調器34が出力する送信出力信号を復調して、変調度調整手段32によって、変調度調整信号が設定される。

**【0082】**

このような本発明の第3の実施形態のポラー変調システムによれば、ポラー変調器の出力を復調して変調度調整信号を生成するため、ポラー変調器で発生する位相歪等もキャリブレーションすることができる。

**【0083】**

また、変調度の調整にはデータを1つ保持すれば良いだけなので、メモリ量は極めて小さく、低コスト化を図ることができる。

**【0084】**

更に、VCOの周波数を変えながらキャリブレーションする必要がないので、短時間でキャリブレーションが終了し、製造コストの増加は小さい。また、ポラー変調器の出力の復調信号の最大周波数偏移の差を検出するだけでよいので、簡易に変調度の調整を行うことができる。

**【0085】**

なお、復調器31、変調度調整手段32を集積化せずに、別途復調器および変調度調整手段を設ける、または測定器等を用いて、広帯域変調PLLや、広帯域変調PLLを備えた無線通信装置等の製造工程等で上記キャリブレーションを実施する変調度調整システムとしても良い。この場合、復調器31、変調度調整手段32の分だけLSIチップ上の面積が縮小できるので、LSIの低コスト化が図れる。また、第2の実施形態で説明した図6に示される広帯域変調PLLをポラー変調システムに適用してもよい。

**【産業上の利用可能性】****【0086】**

本発明の広帯域変調PLLは、小型および低コストで変調精度を向上させることができる効果を有し、移動無線機や無線基地局装置等の無線通信装置等に有用である。

**【図面の簡単な説明】****【0087】**

【図1】 第1の実施形態を説明するための広帯域変調PLLを示す概略構成図

【図2】 第1の実施形態に係る広帯域変調PLLのVCOの原理図

【図 3】第 1 の実施形態に係る広帯域変調 PLL の制御信号生成部の一例を示す概略構成図

【図 4】第 1 の実施形態に係る広帯域変調 PLL の分周比生成部の一例を示す概略構成図

【図 5】第 1 の実施形態に係る広帯域変調 PLL の復調器の出力波形を示す図

【図 6】本発明の第 2 の実施形態を説明するための広帯域変調 PLL を示す概略構成図

【図 7】本発明の第 3 の実施形態を説明するためのポラー変調システムを示す概略構成図

【図 8】従来の広帯域変調 PLL を示す概略構成図

【図 9】広帯域変調 PLL の動作説明のための周波数特性を示す図

【図 10】広帯域変調 PLL の動作説明のための周波数特性を示す図

【図 11】一般的な VCO の制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図

【図 12】一般的な VCO の発振周波数に対する変調感度の特性を示した図

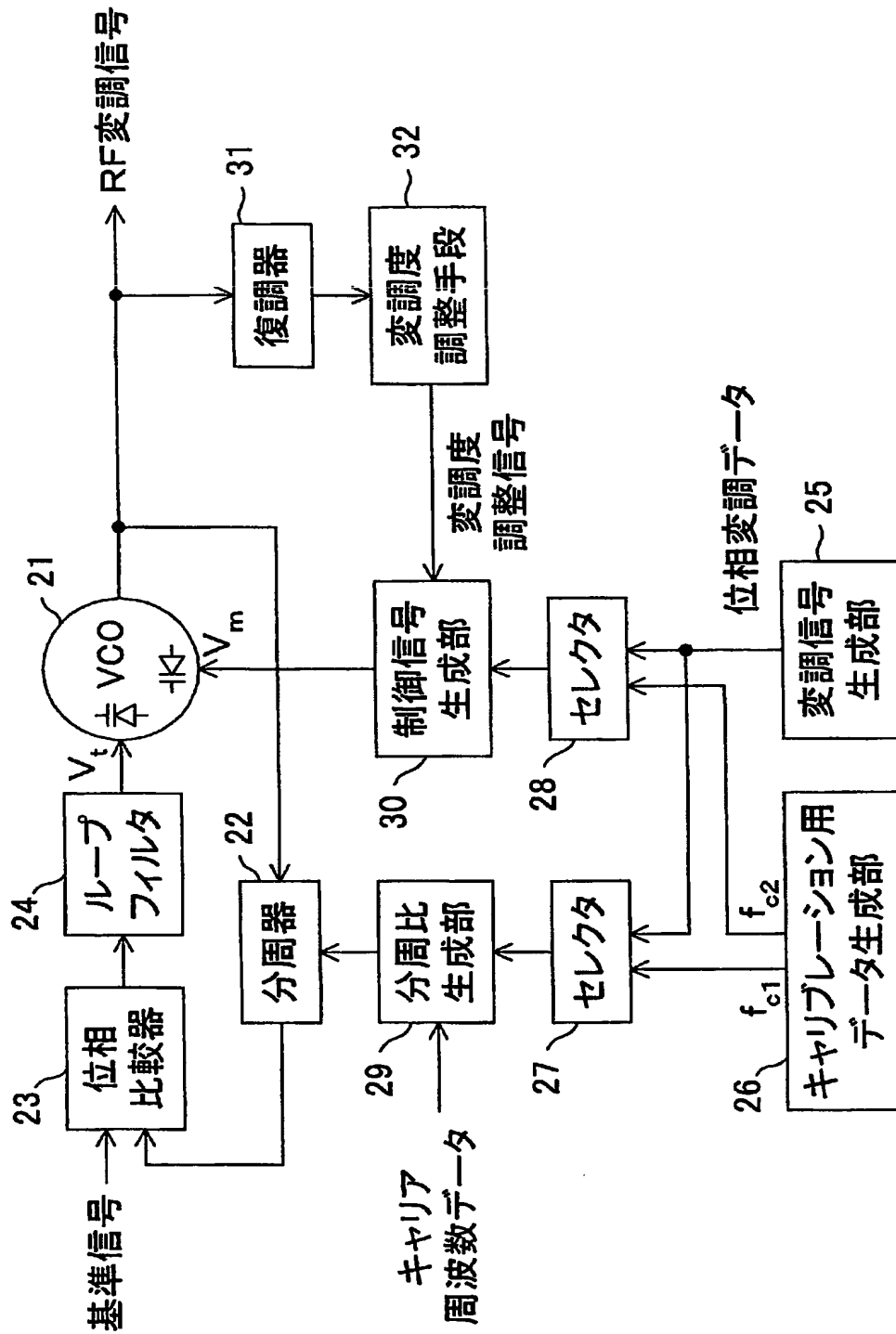
【図 13】VCO の原理図の一例

【符号の説明】

【0088】

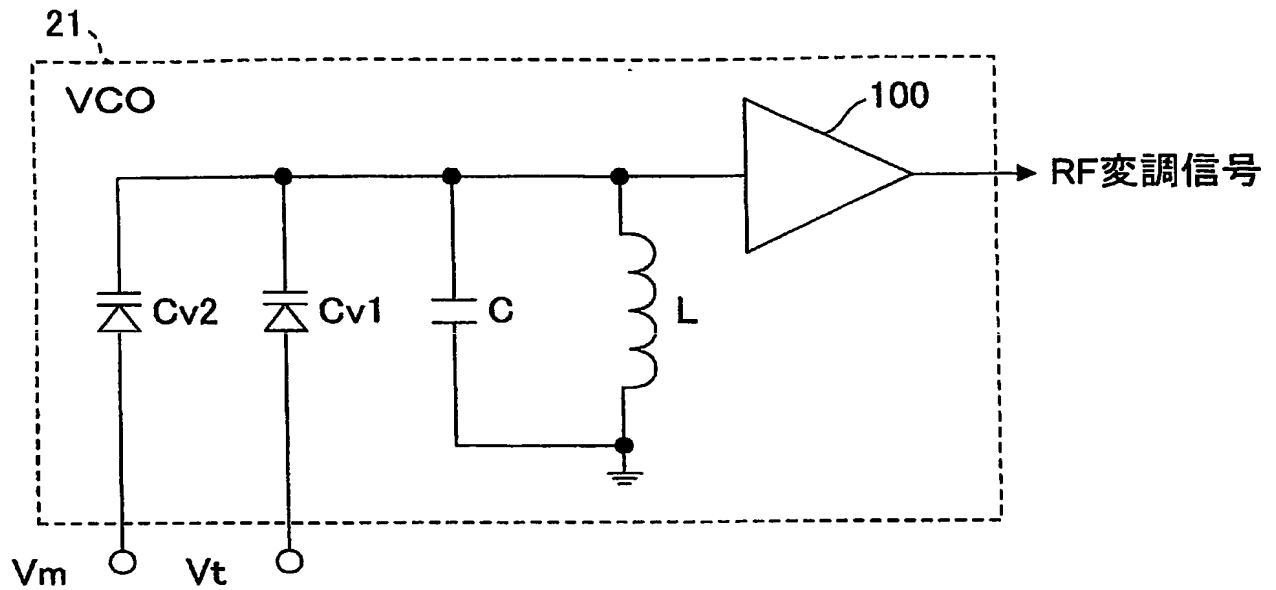
- 21、50 電圧制御発振器
- 22 分周器
- 23 位相比較器
- 24 ループフィルタ
- 25 変調信号生成部
- 26 キャリブレーション用データ生成部
- 27、28 セレクタ
- 29 分周比生成部
- 30 制御信号生成部
- 31 復調器
- 32 変調度調整手段
- 33 エンベロープ信号生成部
- 34 ポラー変調器
- 35 DDS
- 200、300 微分器
- 201、301 増幅器
- 202 可変利得増幅器
- 203 D/A 変換器
- 302 加算器
- 303 デルタシグマ変調器

【書類名】 図面  
【図1】

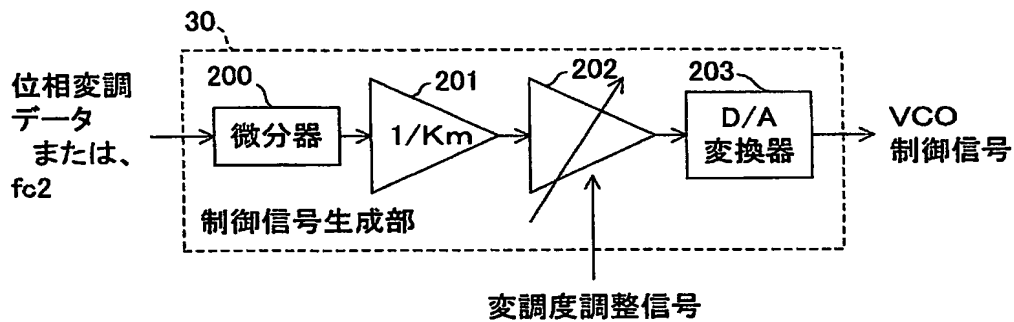




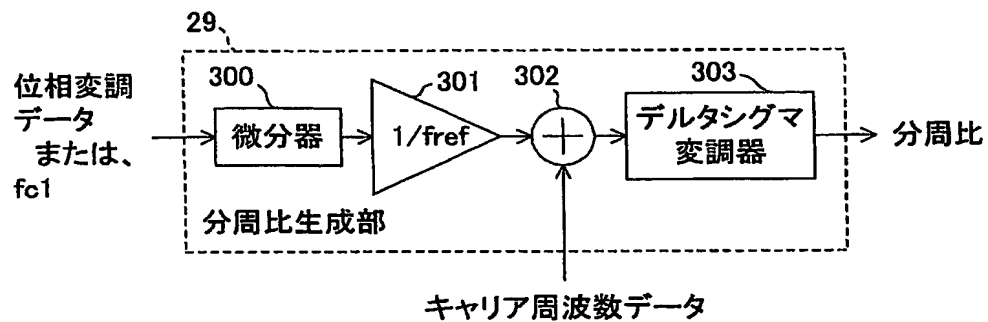
【図 2】



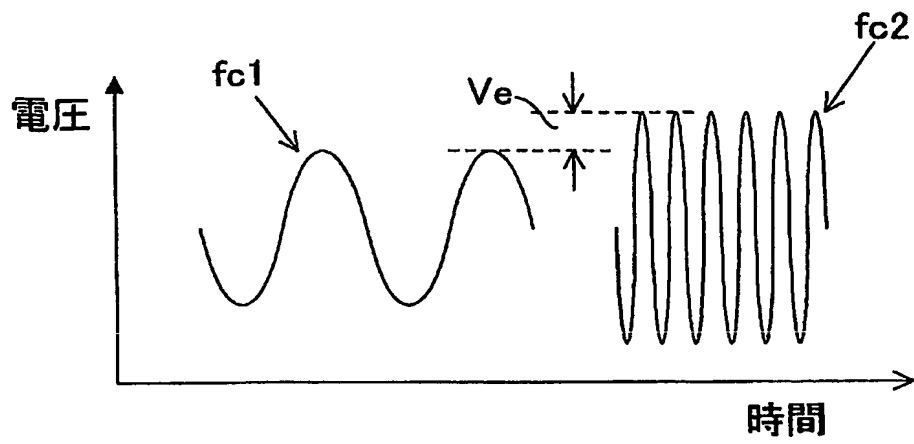
【図 3】



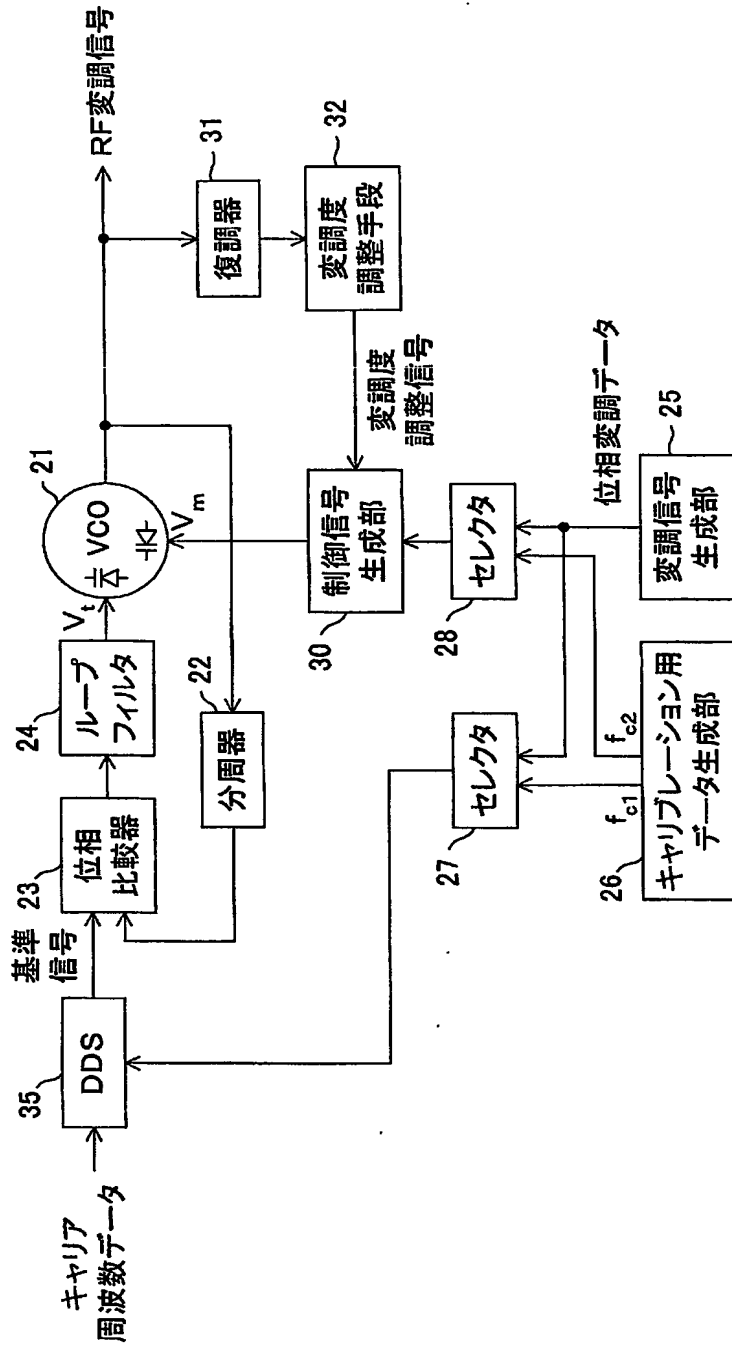
【図 4】



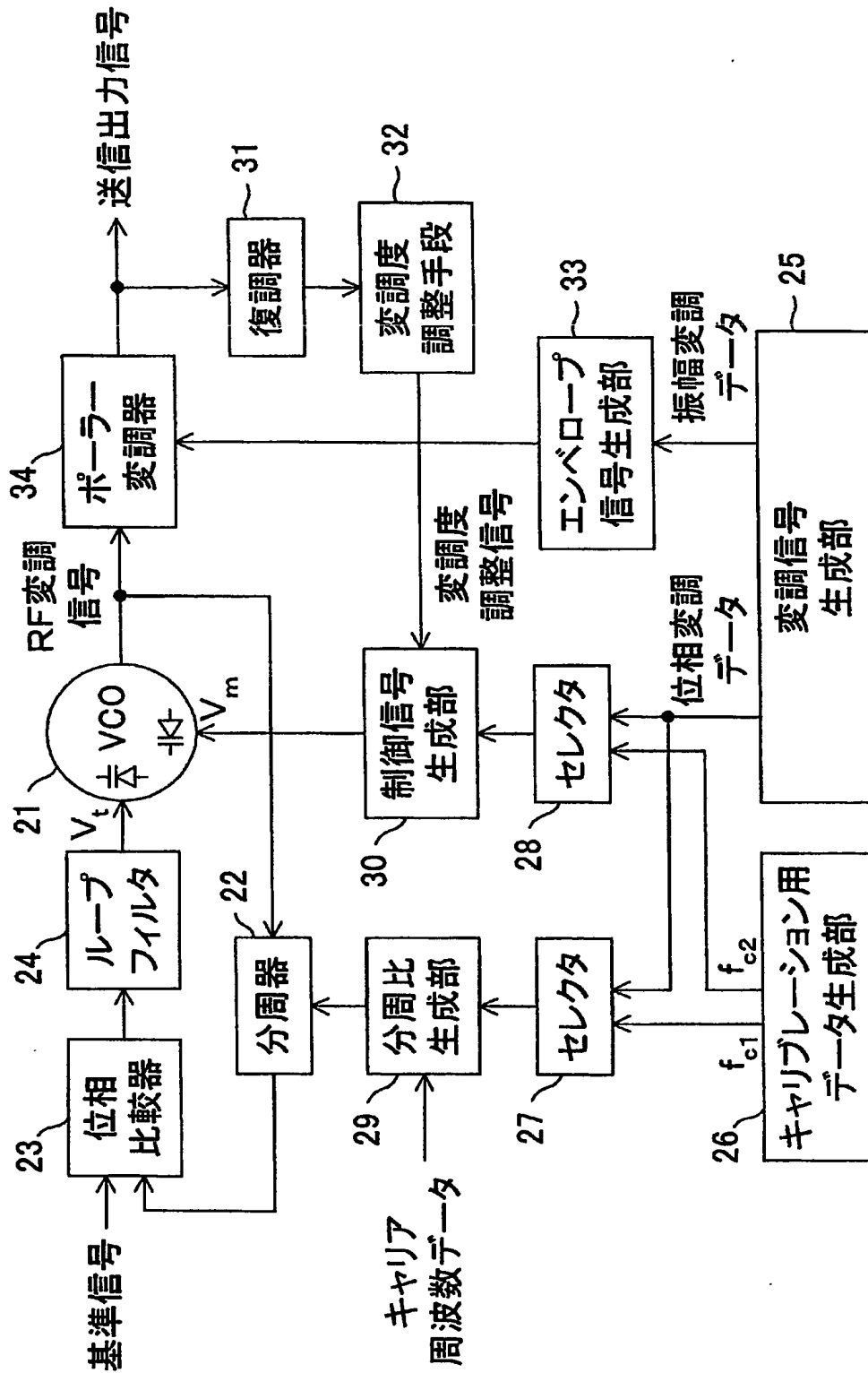
【図 5】



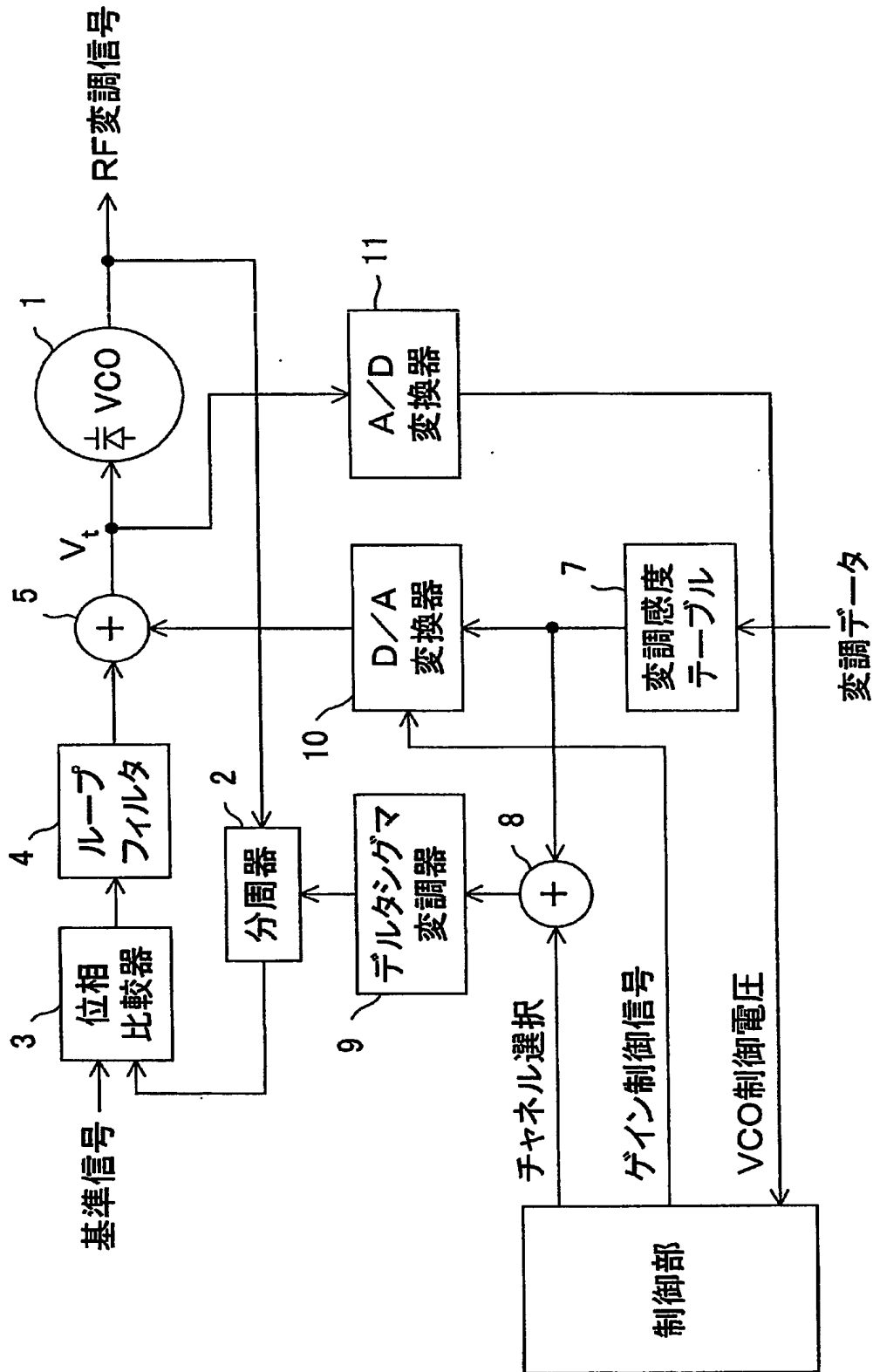
【図 6】



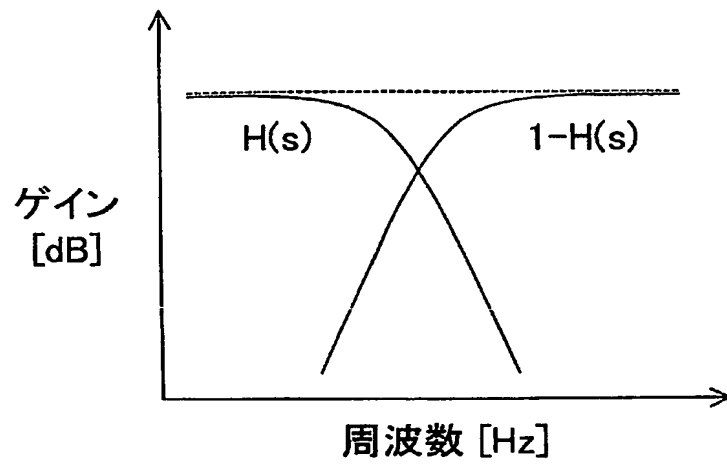
【図 7】



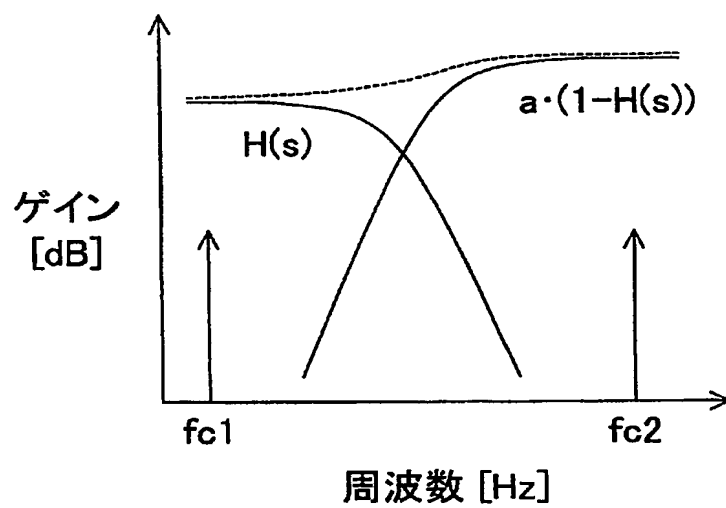
【図 8】



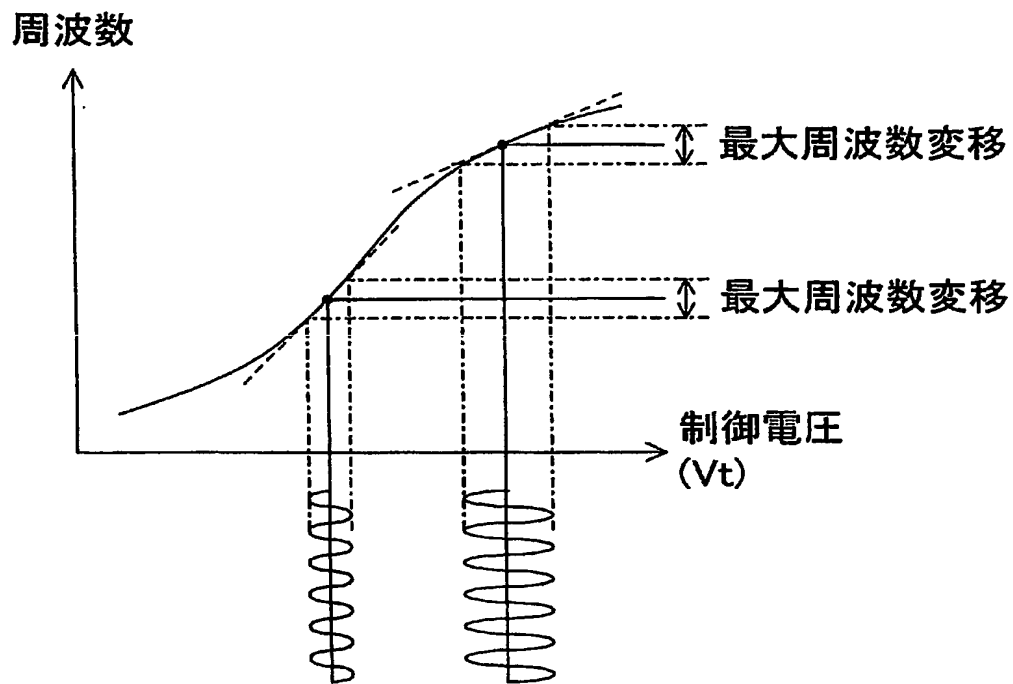
【図 9】



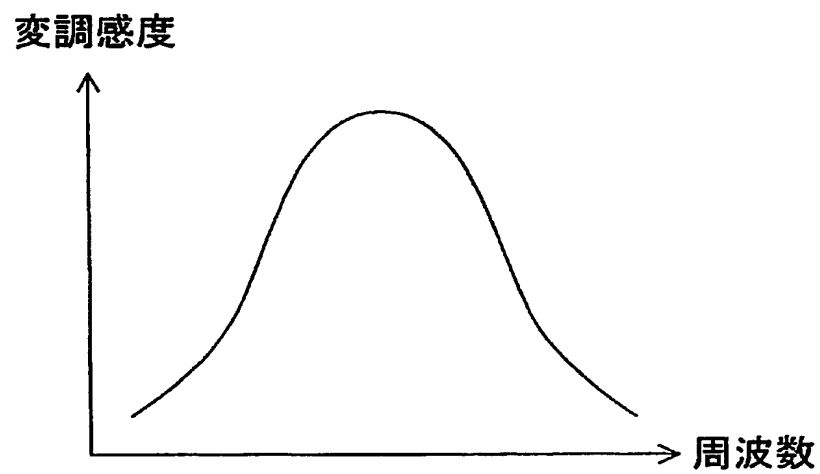
【図 10】



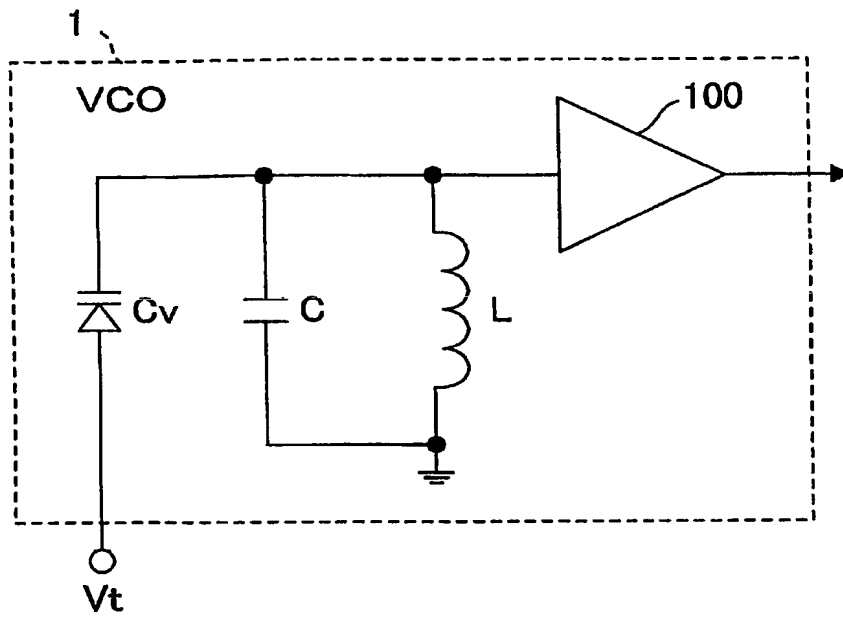
【図 1 1】



【図 1 2】



【図 13】





## 【書類名】要約書

## 【要約】

## 【課題】

良好な変調精度を有する広帯域変調 PLL を、低コストで提供すること。

## 【解決手段】

VCO 21 と、分周器 22 と、位相比較器 23 と、ループフィルタ 24 とを有する PLL 部に対して、分周比生成部 29 によって分周器 22 の分周比を、制御信号生成部 30 によって VCO 21 の制御電圧を制御して変調を行う。VCO 21 は 2 つの制御端子を有し、制御信号生成部 30 は、一方の制御端子に制御信号を入力する。変調度調整時には、分周比生成部 29 にキャリブレーション用データ  $f_{c1}$  が、制御信号生成部 30 にキャリブレーション用データ  $f_{c2}$  が入力される。復調器 31 は、それぞれのキャリブレーション用データが入力された場合の VCO 21 の出力信号を復調し、変調度調整手段 32 は、復調信号に基づいて、制御信号生成部 30 に対して変調度調整信号を出力する。

## 【選択図】 図 1

特願 2 0 0 3 - 2 9 8 8 5 7

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社